

О повышении производительности суперкомпьютера за счет оптимизации информационного межпроцессорного трафика

Кабак И.С., к.т.н., проф. ФГБОУ МГТУ «СТАНКИН»,
Соломенцев Ю. М., чл.-корр. РАН, д.т.н., проф.,
Шептунов С.А., д.т.н., проф. , ИКТИ РАН, директор,
Суханова Н.В. к.т.н., доц. ФГБОУ МГТУ «СТАНКИН»

Доклад представляет основные результаты работы, которая выполнялась в ИКТИ РАН в рамках Программы фундаментальных исследований ОНИТ РАН «Архитектурно-программные решения и обеспечение безопасности суперкомпьютерных информационно-вычислительных комплексов новых поколений» по направлению: "Архитектурные решения суперкомпьютерных информационно-вычислительных комплексов новых поколений".

Руководство нашей страны поставило задачу – создать суперкомпьютер с производительностью 1 Экса-флопс (10^{18} оп/с) к 2018-2020 г. [1]. Планируется, что суперкомпьютер экса-флопсной производительности будут содержать до 10^8 процессорных ядер. Использование такого количества процессоров в суперкомпьютерной системе ставит задачу оптимизации трафика информации между процессорами. Современные технологии позволяют передавать объем информации до 10-30 Гбит\сек. Объем передаваемой информации между процессорами экса-флопсного суперкомпьютера можно оценить приблизительно как 10^{36} битов в секунду, что существенно больше реально достижимого значения. Решить поставленную задачу предлагается путем оптимизации информационного межпроцессорного трафика. Традиционное решение задачи оптимизации трафика информации использует теорию графов или эвристические методы [2-3]. В докладе предлагается устройство

маршрутизатора, которое позволяет получить эффективное решение поставленной задачи.

Рассмотрим суперкомпьютер с гиперкубической топологией межпроцессорной сети. Гиперкубическая трехмерная транспортная система состоит из $N = i \times j \times k$ процессорных элементов.

Путь передачи информации от одного процессорного элемента к другому проходит через промежуточные процессорные элементы. Процессорный элемент включает: центральный процессор, локальную память и транспортный процессор, отвечающий за обмен информацией. Транспортный процессор задействован как в передачах собственной информации (где отправителем или получателем является данный процессорный элемент), так и в передаче промежуточной информации (где ни отправителем, ни получателем он не является). Чем меньше количество промежуточных процессорных элементов используется при передаче информации, тем выше эффективность работы суперкомпьютера.

Таким образом, длина маршрута межпроцессорного информационного потока зависит от количества промежуточных процессорных элементов. Загрузка каждого сетевого процессора процессорного элемента зависит от количества проходящих через него маршрутов. Будем считать длиной маршрута количество промежуточных элементов, через которые он проходит.

Снизим нагрузку на процессорные элементы и повысим быстродействие суперкомпьютера за счет оптимизации трафика информации между процессорами. Это возможно как снижением нагрузки на каждый транспортный процессор, так и минимизацией длины каждого маршрута.

Величина транспортного информационного потока определяется решаемой на суперкомпьютере задачей, степенью распараллеливания вычислений и рядом других, менее значимых параметров.

Задача, решаемая на компьютере, состоит из ряда параллельно выполняемых нитей. Нить загружается на отдельный процессор и им

выполняется. Для совместной работы, нити должны обмениваться информацией между собой, а также с оперативной памятью. Обмен происходит периодически. Это означает, что процессорные элементы обмениваются информацией друг с другом. Каждому обмену соответствует маршрут, который проходит через промежуточные процессорные элементы.

В суперкомпьютерной системе имеется специальное устройство-маршрутизатор, которое определяет оптимальный маршрут передачи информации при межпроцессорном обмене.

Функция маршрутизатора - определить траектории передачи информации от одного процессора другому. В маршрутизаторе решаются оптимизационные задачи. Для этого используем процедуры, аналогичные передаче информации в протоколе ATM.

В процессе маршрутизации определяется маршрут- последовательность процессорных элементов, через которые будет происходить трафик. Скорость передачи информации зависит от числа промежуточных процессорных элементов. «Узким местом» в суперкомпьютере является транспортная система. Предлагается снизить загрузку транспортных процессоров.

Транспортный процессор получает от маршрутизатора таблицу коммутации, где для каждого маршрута указан следующий процессорный блок. Транспортный процессор проверяет номер маршрута и определяет следующий транспортный процессор. При гиперкубической топологии соединения процессорный элемент соединен со всеми соседними процессорными элементами.

Эффективность транспортной системы суперкомпьютера можно существенно увеличить за счет рационального распределения процессов между процессорными модулями. Математически эта задача может быть сформулирована следующим образом:

Имеется J процессов, информационно связанных между собой и N процессоров, производящих обработку этих процессов. Имеется матрица длины всех путей M , каждый элемент которой обозначим как $m(i,j)$.

Будем считать, что

1. начальная точка i имеет координаты $\{l_i^1, l_i^2, \dots, l_i^N\}$ в N -мерном гиперкубе.
2. конечная точка j имеет координаты $\{l_j^1, l_j^2, \dots, l_j^N\}$.

Тогда длина пути между процессорными элементами в гиперкубической транспортной системе определяется формулой.

маршрутизатора. Маршрутизатор построен по технологии больших искусственных нейронных сетей

Литература

1. Протокол заседания комиссии при Президенте Российской Федерации по модернизации и технологическому развитию экономики России от 18 июня 2009 г. № 1 <http://www.i-russia.ru/sessions/decisions/24.html>
2. Impact of Architecture and Technology for Extreme Scale on Software and Algorithm Design. Jack Dongarra. Cross-cutting Technologies for Computing at the Exascale. February 2-5, 2010 – Washington, D.C.
3. Exascale Evolution. Brad Benton, IBM. March 15, 2010.
4. С. Ю. Степанов, И. С. Кабак, Алгоритм фрагментации больших нейронных сетей и исследование его сходимости . "Информационные технологии" №7, 2012 стр. 73 – 78
5. Кабак И.С., Суханова Н.В. Моделирование надежности программного обеспечения систем управления автоматизированными технологическими комплексами на базе искусственного интеллекта. Вестник МГТУ “Станкин” № 1 (19), 2012 95-99
6. Кабак И. С., Суханова Н.В. Технология реализации автоматизированных систем управления на базе больших искусственных нейронных сетей МОДУС-НС. Журнал "Межотраслевая информационная служба" 2012
7. Кабак И.С. Создание больших аппаратно-программных нейронных сетей для систем управления. Авиационная промышленность, №4, 2012